

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

第2898942号

(45) 発行日 平成11年(1999) 6月2日

(24) 登録日 平成11年(1999) 3月12日

(51) Int.Cl.⁶

G 0 8 C 25/00

識別記号

F I

G 0 8 C 25/00

B

請求項の数5 (全 8 頁)

(21) 出願番号 特願平9-80525

(22) 出願日 平成9年(1997) 3月31日

(65) 公開番号 特開平10-274686

(43) 公開日 平成10年(1998) 10月13日

審査請求日 平成9年(1997) 3月31日

(73) 特許権者 593076194

株式会社アドバネット

岡山県岡山市野田3丁目20番8号

(72) 発明者 長崎 素之

岡山県岡山市野田3丁目20番8号 株式

会社アドバネット内

(74) 代理人 弁理士 北村 修一郎

審査官 山川 雅也

(56) 参考文献 特開 平2-243094 (J P , A)

特開 昭63-277473 (J P , A)

実開 平1-159417 (J P , U)

(58) 調査した分野(Int.Cl.⁶ , D B名)

G08C 25/00

(54) 【発明の名称】 アイソレーション回路

(57) 【特許請求の範囲】

【請求項1】 一次側巻線に給電クロックが入力され、複数の二次側巻線に入力回路及び出力回路に電力を供給する整流回路が各別に接続された電源トランスと、前記入力回路と前記出力回路とを電氣的に絶縁する信号トランスを備え、前記入力回路を、入力アナログ信号を前記給電クロックに同期して断続し、前記信号トランスの一次側巻線に入力する変調回路で構成するとともに、前記出力回路を、前記信号トランスの二次側巻線の一端を直列接続されたコンデンサの接続点に接続し、前記信号トランスの二次側巻線の他端を第一スイッチ回路を介して前記直列接続されたコンデンサの一端に接続するとともに、第二スイッチ回路を介して前記直列接続されたコンデンサの他端である接地点に接続してなる倍電圧整流回路と、前記第一スイッチ回路を前記給電クロックの立ち

上がりエッジに同期させて開閉作動する第一タイミング回路と、前記第二スイッチ回路を前記給電クロックの立ち下がりエッジに同期させて開閉作動する第二タイミング回路とを備え、前記信号トランスの二次側巻線からの出力信号を前記給電クロックに同期して復調する復調回路で構成してあるトランス結合型のアイソレーション回路であって、

前記電源トランスに、前記入力回路に電力を供給する整流回路が各別に接続された複数の二次巻線を設けてあるアイソレーション回路。

【請求項2】 一次側巻線に給電クロックが入力され、一对の二次側巻線に入力回路及び出力回路に電力を供給する整流回路が各別に接続された電源トランスと、前記入力回路と前記出力回路とを電氣的に絶縁する信号トランスを備え、前記入力回路を、入力アナログ信号を前記

給電クロックに同期して断続し、前記信号トランスの一次側巻線に入力する変調回路で構成するとともに、前記出力回路を、前記信号トランスの二次側巻線の一端を、直列接続されたコンデンサの接続点に接続し、前記信号トランスの二次側巻線の他端を、第一スイッチ回路を介して前記直列接続されたコンデンサの一端に接続するとともに、第二スイッチ回路を介して前記直列接続されたコンデンサの他端である接地点に接続してなる倍電圧整流回路と、前記第一スイッチ回路を前記給電クロックの立ち上がりエッジから所定時間遅延させて開閉作動する第一タイミング回路と、前記第二スイッチ回路を前記給電クロックの立ち下がりエッジから所定時間遅延させて開閉作動する第二タイミング回路とを備え、前記信号トランスの二次側巻線からの出力信号を前記給電クロックに同期して復調する復調回路で構成してあるトランス結合型のアイソレーション回路を少なくとも一対設けて、一方の電源トランスに一次側給電クロックと正極性の二次側巻線を備え、他方の電源トランスに一次側給電クロックと逆極性の二次側巻線を備え、前記出力回路に電力を供給する整流回路を、それら正逆極性の二次側巻線で作られる交流電圧から正負の直流電圧を生成する単一の全波整流回路で構成してあるアイソレーション回路。

【請求項 3】 一次側巻線に給電クロックが入力され、一对の二次側巻線に入力回路及び出力回路に電力を供給する整流回路が各別に接続された電源トランスと、前記入力回路と前記出力回路とを電氣的に絶縁する信号トランスを備え、前記入力回路を、入力アナログ信号を前記給電クロックに同期して断続し、前記信号トランスの一次側巻線に入力する変調回路で構成するとともに、前記出力回路を、前記信号トランスの二次側巻線の一端を、直列接続されたコンデンサの接続点に接続し、前記信号トランスの二次側巻線の他端を、第一スイッチ回路を介して前記直列接続されたコンデンサの一端に接続するとともに、第二スイッチ回路を介して前記直列接続されたコンデンサの他端である接地点に接続してなる倍電圧整流回路と、前記第一スイッチ回路を前記給電クロックの立ち上がりエッジから所定時間遅延させて開閉作動する第一タイミング回路と、前記第二スイッチ回路を前記給電クロックの立ち下がりエッジから所定時間遅延させて開閉作動する第二タイミング回路とを備え、前記信号トランスの二次側巻線からの出力信号を前記給電クロックに同期して復調する復調回路で構成してあるトランス結合型のアイソレーション回路を少なくとも一対設けて、一方の電源トランスに一次側給電クロックと正極性の二次側巻線を備え、他方の電源トランスに一次側給電クロックと逆極性の二次側巻線を備え、前記正極性の二次側巻線の出力を前記第一タイミング回路に入力し、前記逆極性の二次側巻線の出力を前記第二タイミング回路に入力してあるアイソレーション回路。

【請求項 4】 一次側巻線に給電クロックが入力され、

一对の二次側巻線に入力回路及び出力回路に電力を供給する整流回路が各別に接続された電源トランスと、前記入力回路と前記出力回路とを電氣的に絶縁する信号トランスを備え、前記入力回路を、入力アナログ信号を前記給電クロックに同期して断続し、前記信号トランスの一次側巻線に入力する変調回路で構成するとともに、前記出力回路を、前記信号トランスの二次側巻線の一端を、直列接続されたコンデンサの接続点に接続し、前記信号トランスの二次側巻線の他端を、第一スイッチ回路を介して前記直列接続されたコンデンサの一端に接続するとともに、第二スイッチ回路を介して前記直列接続されたコンデンサの他端である接地点に接続してなる倍電圧整流回路と、前記第一スイッチ回路を前記給電クロックの立ち上がりエッジから所定時間遅延させて開閉作動する第一タイミング回路と、前記第二スイッチ回路を前記給電クロックの立ち下がりエッジから所定時間遅延させて開閉作動する第二タイミング回路とを備え、前記信号トランスの二次側巻線からの出力信号を前記給電クロックに同期して復調する復調回路で構成してあるトランス結合型のアイソレーション回路を少なくとも一対設けて、一方の電源トランスに一次側給電クロックと正極性の二次側巻線を備え、他方の電源トランスに一次側給電クロックと逆極性の二次側巻線を備え、前記出力回路に電力を供給する整流回路を、それら正逆極性の二次側巻線で作られる交流電圧から正負の直流電圧を生成する単一の全波整流回路で構成するとともに、前記正極性の二次側巻線の出力を前記一对の第一タイミング回路に入力し、前記逆極性の二次側巻線の出力を前記一对の第二タイミング回路に入力してあるアイソレーション回路。

【請求項 5】 一次側巻線に給電クロックが入力され、一对の二次側巻線に入力回路及び出力回路に電力を供給する整流回路が各別に接続された電源トランスと、前記入力回路と前記出力回路とを電氣的に絶縁する信号トランスを備え、前記入力回路を、入力アナログ信号を前記給電クロックに同期して断続し、前記信号トランスの一次側巻線に入力する変調回路で構成するとともに、前記出力回路を、前記信号トランスの二次側巻線の一端を、直列接続されたコンデンサの接続点に接続し、前記信号トランスの二次側巻線の他端を、第一スイッチ回路を介して前記直列接続されたコンデンサの一端に接続するとともに、第二スイッチ回路を介して前記直列接続されたコンデンサの他端である接地点に接続してなる倍電圧整流回路と、前記第一スイッチ回路を前記給電クロックの立ち上がりエッジから所定時間遅延させて開閉作動する第一タイミング回路と、前記第二スイッチ回路を前記給電クロックの立ち下がりエッジから所定時間遅延させて開閉作動する第二タイミング回路とを備え、前記信号トランスの二次側巻線からの出力信号を前記給電クロックに同期して復調する復調回路で構成してあるトランス結合型のアイソレーション回路であって、

前記電源トランスに一次側給電クロックと正極性の二次側巻線及び逆極性の二次側巻線を備え、前記出力回路に電力を供給する整流回路を、それら正逆極性の二次側巻線で得られる交流電圧から正負の直流電圧を生成する単一の全波整流回路で構成するとともに、前記正極性の二次側巻線の出力を前記第一タイミング回路に入力し、前記逆極性の二次側巻線の出力を前記第二タイミング回路に入力してあるアイソレーション回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えば、医療機器等に使用され、雷等のノイズによる人体への悪影響を防止すべく、人体側である入力側信号回路と測定器側である出力側信号回路とを絶縁分離するアイソレーション回路に関する。

【0002】

【従来の技術】従来、図5に示すように、一次側巻線P1に給電クロックが入力され、複数の二次側巻線P2、P3に出力回路1及び出力回路2に電力を供給する整流回路3、4が各別に接続された電源トランスTR1と、前記入力回路1と前記出力回路2とを電氣的に絶縁する巻数比1の信号トランスTR2を備え、前記入力回路1を、入力アナログ信号を前記給電クロックに同期して生成される変調信号aにより断続し、前記信号トランスTR2の一次側巻線P4に入力する変調回路で構成するとともに、前記出力回路2を、前記信号トランスTR2の二次側巻線P5の一端を直列接続されたコンデンサC1、C2の接続点に接続し、前記信号トランスTR2の二次側巻線P5の他端を第一スイッチ回路SW2を介して前記直列接続されたコンデンサC1、C2の一端に接続するとともに、第二スイッチ回路SW3を介して前記直列接続されたコンデンサC1、C2の他端である接地点に接続してなる倍電圧整流回路2aと、前記第一スイッチ回路SW2を前記給電クロックの立ち上がりエッジに同期させて開閉作動する第一タイミング回路2bと、前記第二スイッチ回路SW3を前記給電クロックの立ち下がりエッジに同期させて開閉作動する第二タイミング回路2cとを備え、前記信号トランスTR2の二次側巻線P5からの出力信号を前記給電クロックに同期して復調する復調回路で構成してあるトランス結合型のアイソレーション回路を、入力チャンネル毎に設けていた。また、図6に示すように、通常、前記倍電圧整流回路2aを作動させるために、前記第一スイッチ回路SW2を前記給電クロックの立ち上がりエッジから所定時間遅延させたタイミング信号S1で第一タイミング回路2bを開成作動するように、そして、前記第二スイッチ回路SW3を前記給電クロックの立ち下がりエッジから所定時間遅延させたタイミング信号S2で第二タイミング回路2cを開閉作動するように構成していた。ここに、スイッチ回路SW2、SW3を遅延させて作動させるのは、給

電クロック信号から生成される変調信号aの立ち上がり立ち下がりエッジにおけるサンプリングを回避するためである。さらに、前記整流回路3、4として、単一の二次側巻線により正負両電源を作るための半波整流回路が使用されていた。上述の従来のアイソレーション回路の動作を説明すると、図2に示すように、入力アナログ信号よりも十分に高い周波数で、例えば、0-15Vで数十kHzの給電クロック信号CKを電源トランスTR1の一次側巻線P1に入力し、入力回路側の二次巻線P2から入力アナログ信号を断続する変調信号aを取り出してアナログスイッチSW1を作動すると、信号トランスTR2の二次側巻線P5から出力信号V2が出力される。電源トランスTR1の出力回路側の二次側巻線P3から取り出される復調信号bがタイミング回路2b、2cに入力され、それぞれ位相が180°ずれたタイミング信号S1、S2が生成されて、スイッチ回路SW2、SW3を作動させる。給電クロック信号CKの立ち上がり立ち下がりエッジでノイズを含む出力回路2の出力V3'は、フィルタ回路F、バッファアンプを通して入力信号V1と等しい出力信号V3として出力される。

【0003】

【発明が解決しようとする課題】しかし、入力チャンネル毎に上述のアイソレーション回路を設けると、電源トランスがチャンネル数だけ必要となり回路規模が大きくなるとともに不経済である。また、図6(イ)、(ロ)に示すように、第二タイミング回路への入力信号を、第一タイミング回路への入力信号である前記電源トランスの二次側巻線出力を反転させるアナログスイッチやインバータ回路を介して生成していたために、回路構成が複雑化するとともに、通常、アナログスイッチやインバータ回路は複数素子を纏めてIC化してあるために使用されない素子が出現して経済性に欠けるといった問題があった。さらに、前記整流回路を半波整流回路で構成せざるを得ないために、リップル電圧が大きく電流容量を大きくできないという問題があった。本発明の目的は上述した従来欠点を解消し、回路の経済性、安定性に富んだアイソレーション回路を提供する点にある。

【0004】

【課題を解決するための手段】この目的を達成するため、本発明によるアイソレーション回路の第一の特徴構成は、特許請求の範囲の欄の請求項1に記載した通り、前記電源トランスに、前記入力回路に電力を供給する整流回路が各別に接続された複数の二次巻線を設けてある点にある。

【0005】

本発明によるアイソレーション回路の第二の特徴構成は、特許請求の範囲の欄の請求項2に記載した通り、一次側巻線に給電クロックが入力され、一対の二次側巻線に出力回路及び入力回路に電力を供給する整流回路が各別に接続された電源トランスと、前記入力回路と前記出力回路とを電氣的に絶縁する信号トランスを

備え、前記入力回路を、入力アナログ信号を前記給電クロックに同期して断続し、前記信号トランスの一次側巻線にする変調回路で構成するとともに、前記出力回路を、前記信号トランスの二次側巻線の一端を、直列接続されたコンデンサの接続点に接続し、前記信号トランスの二次側巻線の他端を、第一スイッチ回路を介して前記直列接続されたコンデンサの一端に接続するとともに、第二スイッチ回路を介して前記直列接続されたコンデンサの他端である接地点に接続してなる倍電圧整流回路と、前記第一スイッチ回路を前記給電クロックの立ち上がりエッジから所定時間遅延させて開閉作動する第一タイミング回路と、前記第二スイッチ回路を前記給電クロックの立ち下がりエッジから所定時間遅延させて開閉作動する第二タイミング回路とを備え、前記信号トランスの二次側巻線からの出力信号を前記給電クロックに同期して復調する復調回路で構成してあるトランス結合型のアイソレーション回路を少なくとも一対設けて、一方の電源トランスに一次側給電クロックと正極性の二次側巻線を備え、他方の電源トランスに一次側給電クロックと逆極性の二次側巻線を備え、前記出力回路に電力を供給する整流回路を、それら正逆極性の二次側巻線で得られる交流電圧から正負の直流電圧を生成する単一の全波整流回路で構成してある点にある。

【0006】本発明によるアイソレーション回路の第三の特徴構成は、特許請求の範囲の欄の請求項3に記載した通り、一次側巻線に給電クロックがされ、一対の二次側巻線に回路及び回路に電力を供給する整流回路が各別に接続された電源トランスと、前記回路と前記回路とを電氣的に絶縁する信号トランスを備え、前記回路を、入力アナログ信号を前記給電クロックに同期して断続し、前記信号トランスの一次側巻線にする変調回路で構成するとともに、前記回路を、前記信号トランスの二次側巻線の一端を、直列接続されたコンデンサの接続点に接続し、前記信号トランスの二次側巻線の他端を、第一スイッチ回路を介して前記直列接続されたコンデンサの一端に接続するとともに、第二スイッチ回路を介して前記直列接続されたコンデンサの他端である接地点に接続してなる倍電圧整流回路と、前記第一スイッチ回路を前記給電クロックの立ち上がりエッジから所定時間遅延させて開閉作動する第一タイミング回路と、前記第二スイッチ回路を前記給電クロックの立ち下がりエッジから所定時間遅延させて開閉作動する第二タイミング回路とを備え、前記信号トランスの二次側巻線からの出力信号を前記給電クロックに同期して復調する復調回路で構成してあるトランス結合型のアイソレーション回路を少なくとも一対設けて、一方の電源トランスに一次側給電クロックと正極性の二次側巻線を備え、他方の電源トランスに一次側給電クロックと逆極性の二次側巻線を備え、前記正極性の二次側巻線の出力を前記第一タイミング回路にし、前記逆極性

の二次側巻線の出力を前記第二タイミング回路にしである点にある。

【0007】本発明によるアイソレーション回路の第四の特徴構成は、特許請求の範囲の欄の請求項4に記載した通り、一次側巻線に給電クロックがされ、一対の二次側巻線に回路及び回路に電力を供給する整流回路が各別に接続された電源トランスと、前記回路と前記回路とを電氣的に絶縁する信号トランスを備え、前記回路を、入力アナログ信号を前記給電クロックに同期して断続し、前記信号トランスの一次側巻線にする変調回路で構成するとともに、前記回路を、前記信号トランスの二次側巻線の一端を、直列接続されたコンデンサの接続点に接続し、前記信号トランスの二次側巻線の他端を、第一スイッチ回路を介して前記直列接続されたコンデンサの一端に接続するとともに、第二スイッチ回路を介して前記直列接続されたコンデンサの他端である接地点に接続してなる倍電圧整流回路と、前記第一スイッチ回路を前記給電クロックの立ち上がりエッジから所定時間遅延させて開閉作動する第一タイミング回路と、前記第二スイッチ回路を前記給電クロックの立ち下がりエッジから所定時間遅延させて開閉作動する第二タイミング回路とを備え、前記信号トランスの二次側巻線からの出力信号を前記給電クロックに同期して復調する復調回路で構成してあるトランス結合型のアイソレーション回路を少なくとも一対設けて、一方の電源トランスに一次側給電クロックと正極性の二次側巻線を備え、他方の電源トランスに一次側給電クロックと逆極性の二次側巻線を備え、前記回路に電力を供給する整流回路を、それら正逆極性の二次側巻線で得られる交流電圧から正負の直流電圧を生成する単一の全波整流回路で構成するとともに、前記正極性の二次側巻線の出力を前記一対の第一タイミング回路にし、前記逆極性の二次側巻線の出力を前記一対の第二タイミング回路にしてある点にある。

【0008】本発明によるアイソレーション回路の第五の特徴構成は、特許請求の範囲の欄の請求項5に記載した通り、一次側巻線に給電クロックがされ、一対の二次側巻線に回路及び回路に電力を供給する整流回路が各別に接続された電源トランスと、前記回路と前記回路とを電氣的に絶縁する信号トランスを備え、前記回路を、入力アナログ信号を前記給電クロックに同期して断続し、前記信号トランスの一次側巻線にする変調回路で構成するとともに、前記回路を、前記信号トランスの二次側巻線の一端を、直列接続されたコンデンサの接続点に接続し、前記信号トランスの二次側巻線の他端を、第一スイッチ回路を介して前記直列接続されたコンデンサの一端に接続するとともに、第二スイッチ回路を介して前記直列接続されたコンデンサの他端である接地点に接続してなる倍電圧整流回路と、前記第一スイッチ回路を前記給電クロックの立ち

上がりエッジから所定時間遅延させて開閉作動する第一タイミング回路と、前記第二スイッチ回路を前記給電クロックの立ち下がりエッジから所定時間遅延させて開閉作動する第二タイミング回路とを備え、前記信号トランスの二次側巻線からの出力信号を前記給電クロックに同期して復調する復調回路で構成してあるトランス結合型のアイソレーション回路であって、前記電源トランスに一次側給電クロックと正極性の二次側巻線及び逆極性の二次側巻線を備え、前記出力回路に電力を供給する整流回路を、それら正逆極性の二次側巻線で得られる交流電圧から正負の直流電圧を生成する単一の全波整流回路で構成するとともに、前記正極性の二次側巻線の出力を前記第一タイミング回路に入力し、前記逆極性の二次側巻線の出力を前記第二タイミング回路に入力してある点にある。

【 0 0 0 9 】

【発明の効果】以下にその作用及び効果を説明する。第一の特徴構成によれば、単一の電源トランスであっても、二次巻線の数に対応したチャンネル数分の入力回路への絶縁電源を供給できるので、チャンネル数が増加しても、チャンネル間の絶縁を確保しながらも、回路規模を抑制できるとともに経済性を向上させることが可能になる。

【 0 0 1 0 】第二の特徴構成によれば、出力回路側に供給されるリップル電圧を低く抑えながらも、電流容量を増大させることが可能になる。ここに、信号トランスの出力回路側ではチャンネル間絶縁の必要がないために、共通電源で動作可能となる。

【 0 0 1 1 】第三の特徴構成によれば、少なくとも2チャンネルの入力信号に対して絶縁分離しながらも、第二タイミング回路への入力信号を、第一タイミング回路への入力信号である前記電源トランスの二次側巻線出力を反転させるアナログスイッチやインバータ回路を介して生成せずとも、逆極性の二次側巻線の出力を前記第二タイミング回路に直接入力すればよいので、回路構成を単純化して経済性を確保することができるようになる。

【 0 0 1 2 】第四の特徴構成によれば、上述した第二の特徴構成及び第三の特徴構成による作用効果とともに奏することが可能となり、複数チャンネルの入力信号を絶縁分離する際に、より回路の安定性と経済性を確保することが可能になる。

【 0 0 1 3 】第五の特徴構成によれば、単一チャンネルの入力信号を絶縁分離する際に、より回路の安定性を確保することができるとともに、一定の経済性を確保することが可能になる。

【 0 0 1 4 】

【発明の実施の形態】以下、本発明に係るアイソレーション回路の実施の形態を説明する。ここに、上述した従来のアイソレーション回路と同一の回路ブロックについては、同一の符号で示し、その動作は省略してある。

【 0 0 1 5 】図 1 に示すように、一对の電源トランス $TR1$, $TR1'$ 及び信号トランス $TR2$, $TR2'$ に、一对の入力回路 1 , $1'$ 及びその入力回路 1 , $1'$ に電力を供給する整流回路 3 , $3'$ を各別に接続するとともに、一对の出力回路 2 , $2'$ 及びその出力回路 2 , $2'$ に電力を供給する整流回路 4 , $4'$ を各別に接続して、2チャンネルのアナログ信号入力を絶縁分離するアイソレーション回路を構成してある。各電源トランス $TR1$, $TR1'$ に同一ソースから給電クロックを供給し、一方の電源トランス $TR1$ に給電クロックと正極性の二次側巻線 $P3$ を備え、他方の電源トランス $TR1'$ に一次側給電クロックと逆極性の二次側巻線 $P3'$ を備えてあり、前記正極性の二次側巻線 $P3$ の出力を単一の第一タイミング回路 $2b$ に入力し、前記逆極性の二次側巻線 $P3'$ の出力を単一の第二タイミング回路に入力してある。前記第一タイミング回路 $2b$ のタイミング信号出力 $S1$ により前記出力回路 2 , $2'$ を構成する倍電圧整流回路 $2a$, $2a'$ の第一スイッチ回路 $SW2$, $SW2'$ を作動させ、前記第二タイミング回路 $2c$ のタイミング信号出力 $S2$ により前記倍電圧整流回路 $2a$, $2a'$ の第二スイッチ回路 $SW3$, $SW3'$ を作動させる。従って、2チャンネルの入力信号に対して絶縁分離しながらも、第二タイミング回路への入力信号を、第一タイミング回路への入力信号である前記電源トランスの二次側巻線出力を反転させるアナログスイッチやインバータ回路を介して生成することなく、しかも、単一のタイミング回路 $2b$, $2c$ で構成可能となり、回路構成を単純化して経済性を確保することが可能になる。ここに、上述のアイソレーション回路は2チャンネルの入力信号に対応するものを説明したが、一般には $2N$ (N は正整数) チャンネルのアイソレーション回路に適用できる。

【 0 0 1 6 】上述した一对のアイソレーション回路に、さらに、図 3 に示すように、出力回路 2 に供給する整流回路 4 として、それら正逆極性の二次側巻線 $P3$, $P3'$ で得られる交流電圧から正負の直流電圧を生成するダイオードブリッジで構成される単一の全波整流回路 40 で構成し、その出力電力を2チャンネルの出力回路 2 , $2'$ に供給するように構成してもよい。これにより、リップル電圧を低く抑えながらも、電流容量を増大させることが可能になり、一对の出力回路 2 , $2'$ 側に安定供給することが可能になる。ここに、信号トランス $TR2$, $TR2'$ の出力回路 2 , $2'$ 側ではチャンネル間絶縁の必要がないために、共通電源で動作可能となる。

【 0 0 1 7 】上述した一对のアイソレーション回路では、単一のタイミング回路 $2b$, $2c$ 、及び、単一の全波整流回路 40 を備えて構成したものを説明したが、単一のタイミング回路 $2b$, $2c$ と単一の全波整流回路 40 のいずれか一方を備えるものであってもよい。

【 0 0 1 8 】上述した構成以外に、単一のアイソレーション回路において、電源トランス $TR1$ に正逆極性の一

対の二次側巻線 P 3 , P 3 ' ' を設けて、その二次側巻線 P 3 , P 3 ' ' を直列接続して上述したダイオードブリッジで構成される全波整流回路 4 0 を構成して、それぞれの二次側巻線 P 3 , P 3 ' ' の出力を前記タイミング回路 2 b , 2 c への入力信号としてもよい。

【 0 0 1 9 】 図 4 に示すように、前記電源トランス T R 1 に、前記入力回路 1 に電力を供給する一対の整流回路 3 , 3 ' が各別に接続された一対の二次巻線 P 2 , P 2 ' を設けてアイソレーション回路の電源部を構成すれば、電源トランスを削減でき経済性に富むものとなる。ここに、給電クロックの容量によるが、二次巻線 P 2 , P 2 ' の数は 2 チャンネルに限定するものではない。

【 図面の簡単な説明 】

【 図 1 】 アイソレーション回路のブロック構成図

【 図 2 】 アイソレーション回路の動作を説明するタイミングチャート

【 図 3 】 アイソレーション回路の要部の回路図

【 図 4 】 アイソレーション回路の要部のブロック構成図

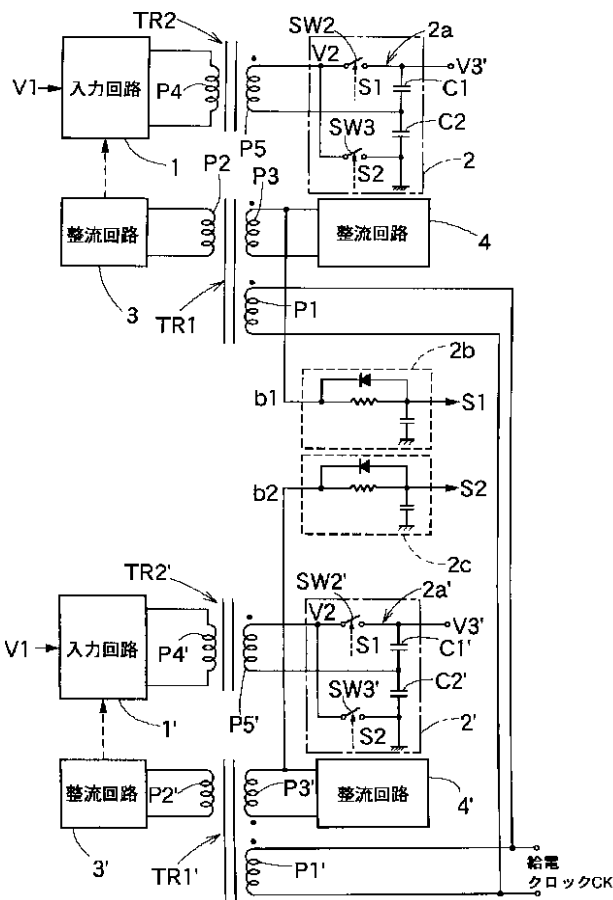
【 図 5 】 従来のアイソレーション回路の回路図

【 図 6 】 従来のアイソレーション回路の要部の回路図

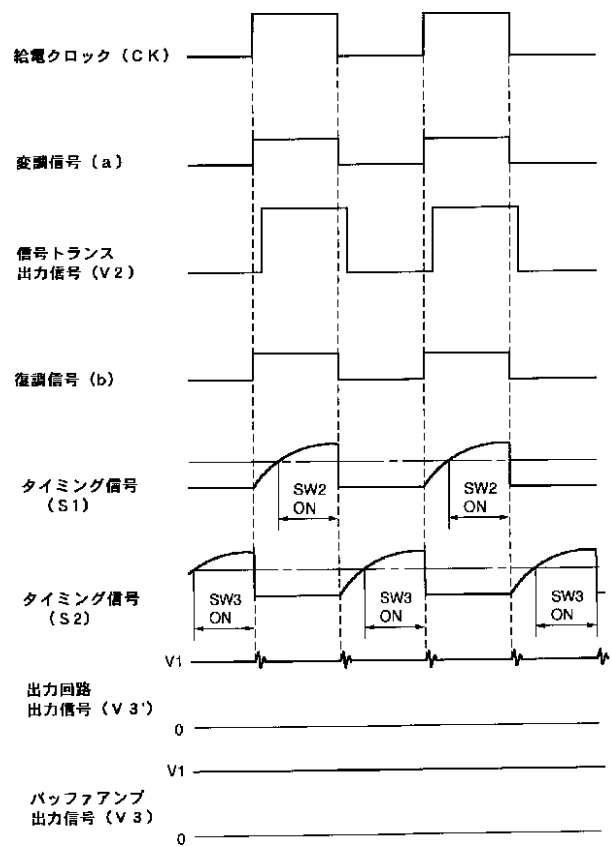
【 符号の説明 】

- T R 1 電源トランス
- T R 2 信号トランス
- 1 入力回路 (変調回路)
- 2 出力回路 (復調回路)
- 2 a 倍電圧整流回路
- 2 b 第一タイミング回路
- 2 c 第二タイミング回路
- 3 , 4 整流回路
- S W 1 第一スイッチ回路
- S W 2 第二スイッチ回路

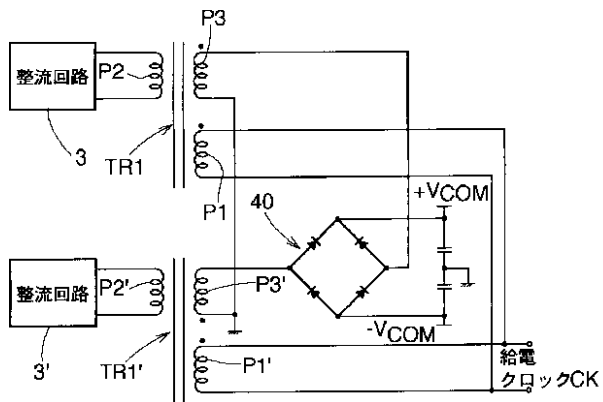
【 図 1 】



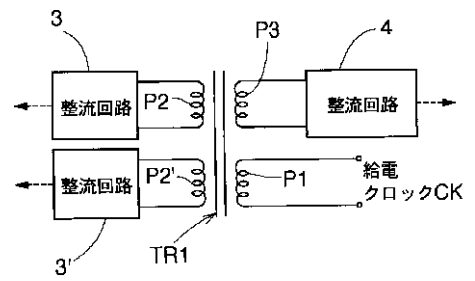
【 図 2 】



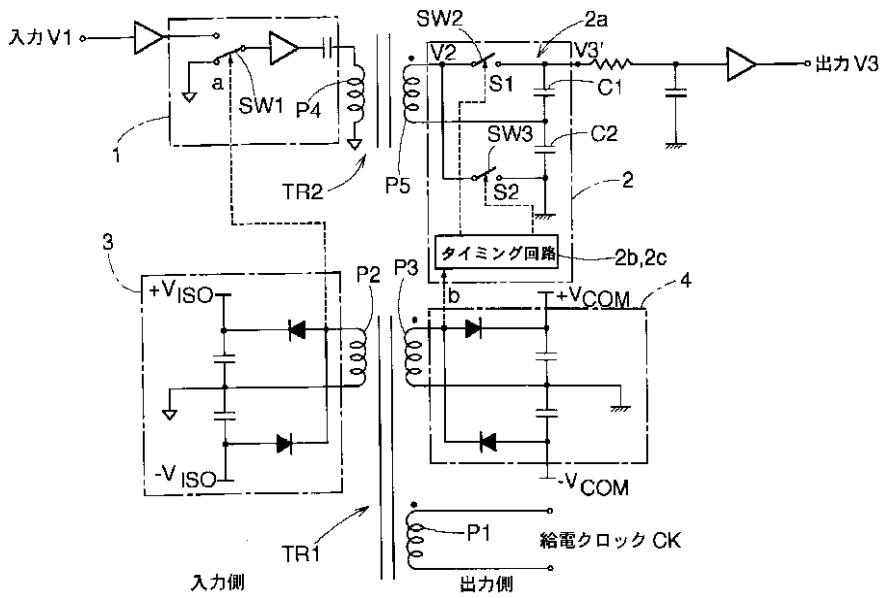
【図 3】



【図 4】



【図 5】



【图 6】

